

PATENT OFFICE  
JAPANESE GOVERNMENT

This is to certify that the annexed is a true copy  
of the following application as filed with this office.

Date of Application: April 8, 2003

Application Number: No. 2003-104070  
[ST.10/C]: [JP 2003-104070]

Applicant(s) SHINKO ELECTRIC INDUSTRIES CO., LTD.

February 3, 2004

Commissioner,

Japan Patent Office

Yasuo Imai (Seal)

Certificate No.2004-3005735

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 3 年    4 月    8 日  
Date of Application:

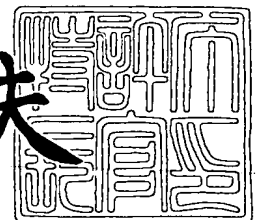
出 願 番 号                      特 願 2 0 0 3 - 1 0 4 0 7 0  
Application Number:  
[ST. 10/C] :                      [ J P 2 0 0 3 - 1 0 4 0 7 0 ]

出      願      人                      新 光 電 気 工 業 株 式 有 限 公 司  
Applicant(s):

2 0 0 4 年    2 月    3 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 SD14-289

【提出日】 平成15年 4月 8日

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 H01L 23/12

【発明の名称】 基板の製造方法及び半導体装置用基板及び半導体装置

【請求項の数】 8

【発明者】

    【住所又は居所】 長野県長野市大字栗田字舎利田 7 1 1 番地 新光電気工業株式会社内

    【氏名】 大井 淳

【発明者】

    【住所又は居所】 長野県長野市大字栗田字舎利田 7 1 1 番地 新光電気工業株式会社内

    【氏名】 堀川 泰愛

【発明者】

    【住所又は居所】 長野県長野市大字栗田字舎利田 7 1 1 番地 新光電気工業株式会社内

    【氏名】 六川 昭雄

【特許出願人】

    【識別番号】 000190688

    【氏名又は名称】 新光電気工業株式会社

【代理人】

    【識別番号】 100070150

    【住所又は居所】 東京都渋谷区恵比寿 4 丁目 2 0 番 3 号 恵比寿ガーデンプレイスタワー 3 2 階

    【弁理士】

    【氏名又は名称】 伊東 忠彦

    【電話番号】 03-5424-2511

## 【手数料の表示】

【予納台帳番号】 002989

【納付金額】 21,000円

【その他】 国等の委託研究の成果に係る特許出願（平成 1 4 年度新エネルギー・産業技術総合開発機構基盤技術研究促進事業（民間基盤技術研究支援制度）委託研究、産業活力再生特別措置法第 3 0 条の適用を受けるもの）

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0202532

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 基板の製造方法及び半導体装置用基板及び半導体装置

【特許請求の範囲】

【請求項 1】 支持体に電子部品を仮固定するための仮固定部材を配設する工程と、

前記電子部品を前記仮固定部材により前記支持体に仮固定する工程と、

前記電子部品が仮固定された前記支持体上に基板本体を形成する工程と、

前記支持体の少なくとも前記電子部品の配設位置を除去することにより、前記仮固定部材を露出させる工程と

前記仮固定部材を除去することにより、前記電子部品を外部接続可能な構成とする工程と

を有することを特徴とする基板の製造方法。

【請求項 2】 請求項 1 記載の基板の製造方法において、  
前記仮固定部材は、金属材であることを特徴とする基板の製造方法。

【請求項 3】 請求項 2 記載の基板の製造方法において、  
前記金属材は、低融点金属であることを特徴とする基板の製造方法。

【請求項 4】 請求項 1 記載の基板の製造方法において、  
前記仮固定部材は、前記電子部品を接着可能な構成とされたシート材であることを特徴とする基板の製造方法。

【請求項 5】 請求項 4 記載の基板の製造方法において、  
前記シート材は、サーモピールテープ、水溶性シート、及び UV テープから選択される一の材質よりなることを特徴とする基板の製造方法。

【請求項 6】 請求項 1 記載の基板の製造方法において、  
前記仮固定部材は、液状接着剤であることを特徴とする基板の製造方法。

【請求項 7】 請求項 1 乃至 6 のいずれか 1 項に記載の基板の製造方法により製造されると共に、半導体素子が搭載される半導体装置用基板であって、  
前記電子部品に設けられ前記半導体素子に接続される電極が、前記基板本体の表面から突出した構成とされていることを特徴とする半導体装置用基板。

【請求項 8】 請求項 7 記載の半導体装置用基板に、前記突起電極に電氣的

に接続するよう半導体素子を搭載したことを特徴とする半導体装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は基板の製造方法及び半導体装置用基板及び半導体装置に係り、特に基板本体を支持すると共に半導体素子の搭載位置に開口部が設けられた支持体とを有する基板の製造方法及び半導体装置用基板及び半導体装置に関する。

【0 0 0 2】

【従来の技術】

近年、半導体装置は搭載される半導体素子の動作周波数が高周波数化してきており、これに伴って半導体素子に供給する電源電圧の安定化を図ることが必要となってきた。これに対応するために、半導体素子が搭載される半導体装置用基板にキャパシタ素子等の電子部品を設ける構造が提案されている（例えば、特許文献 1 参照）。

【0 0 0 3】

図 1（H）は、本発明者が考案した電子部品を設けた構造の半導体装置 1 及び半導体装置用基板 3（以下、単に基板という）を示している。尚、同図に示す半導体装置 1 は、電子部品としてキャパシタ素子が設けられている。

【0 0 0 4】

半導体装置 1 は、基板 3 に形成された開口部 9 内に半導体素子 2 を搭載した構成とされている。基板 3 は、基板本体 5、支持体 6、及び電子部品 7 等により構成されている。基板本体 5 の片面にビルドアップ法により形成されており、絶縁樹脂材の内部に内層配線（図示せず）が形成された構成とされている。

【0 0 0 5】

支持体 6 は、基板本体 5 を支持するために設けられている。このため、支持体 6 は、基板本体 5 よりも機械的強度の高い金属（例えば、銅）により形成されている。また、支持体 6 の半導体素子 2 が搭載される素子搭載位置には、開口部 9 が形成されている。

【0 0 0 6】

電子部品 7 は、バンプ 13 と接続された接続用端子 8 を除き、基板本体 5 に埋設された構成とされている。この電子部品 7 は、キャパシタ素子が形成されたシリコンコア 10 と、このシリコンコア 10 に形成されたバンプ 13 とにより構成されている。また、後述するようにバンプ 13 の上部（露出する側）には接続用端子 8 が設けられており、この接続用端子 8 は開口部 9 内において基板本体 5 から露出した構成となっている。

#### 【0007】

半導体素子 2 を基板 3 に搭載するには、図 1（G）に示すように、基板本体 5 から露出した接続用端子 8 に導電部材 12（例えば、半田）を配設した上で、この導電部材 12 を介してバンプ 4 を接続用端子 8 に接合する。これにより、導電部材 12 は基板 3 にフリップチップ接合される。

#### 【0008】

上記構成とされた半導体装置 1 は、半導体素子 2 の直下位置にキャパシタ素子である電子部品 7 が位置している。このため、電子部品 7（キャパシタ素子）により半導体素子 12 に供給される電源電圧の安定化を図ることができ、半導体装置 1 の電気特性及び信頼性を向上させることができる。

#### 【0009】

図 1（A）～（G）は、従来の一例である基板 3 の製造方法を示している。基板 3 を製造するには、図 1（A）に示す銅（Cu）よりなる支持体 6 を用意する。そして、図 1（B）に示すように、この支持体 6 上に接続用端子 8 を形成する。

#### 【0010】

具体的には、支持体 6 の上面全面に接続用端子 8 となる導電性金属をメッキにより形成し、続いてレジストを塗布すると共にこのレジストに対してフォトリソ技術を用いてパターニングを行なう。そして、このパターニングされたレジストをマスクとして上記導電性金属をエッチングし、その後にレジスト剥離を行なうことにより接続用端子 8 を形成する。この接続用端子 8 の形成位置は、電子部品 7 に形成されたバンプ 13 の形成位置と対応するよう選定されている。

#### 【0011】

支持体 6 上に接続用端子 8 が形成されると、続いて図 1 (C), (D) に示すように、電子部品 7 を支持体 6 に搭載する。電子部品 7 は、前記のようにシリコンコア 10 にキャパシタ素子及びバンプ 13 が形成されており、基板 3 の製造工程とは別工程で予め製造されたものである。また、バンプ 13 は半田バンプであるため、電子部品 7 は支持体 6 に接合される。

#### 【0012】

電子部品 7 が支持体 6 に搭載されると、図 1 (E) に示すように、支持体 6 の電子部品 7 が配設された側の面に、ビルドアップ法を用いてビア等の配線層及び絶縁樹脂材 (図示せず) を積層することにより基板本体 5 を形成する。これにより、電子部品 7 は基板本体 5 に埋設された状態となる。

#### 【0013】

続いて、図 1 (F) に示すように、支持体 6 の半導体素子 2 の搭載位置にエッチングにより開口部 9 を形成する。このように、支持体 6 に開口部 9 が形成されることにより、電子部品 7 のバンプ 13 と電氣的に接合された接続用端子 8 は露出することとなり、よって半導体素子 2 を基板 3 に搭載することが可能な状態となる。上記の一連の工程を経ることにより、基板 3 が製造される。

#### 【0014】

また、上記のように製造された基板 3 に半導体素子 2 を搭載するには、接続用端子 8 の表面が基板本体 5 の表面と面一となっているため、図 1 (G) に示すように接続用端子 8 上に導電部材 12 を形成する。続いて、図 1 (H) に示すように、半導体素子 2 を基板 3 にフリップチップ接合する。この際、接続用端子 8 はバンプ 13 より突出した状態となっているため、半導体素子 2 のバンプ 4 と接続用端子 8 との接合性を向上させることができる。

#### 【0015】

#### 【特許文献 1】

特開平 04-283987 号公報

#### 【0016】

#### 【発明が解決しようとする課題】

上記のように従来の半導体装置用基板の製造方法では、電子部品 7 を支持体 6



に固定する方法として、一旦支持体 6 上に接続用端子 8 を形成した後に、この接続用端子 8 に電子部品 7 を搭載する方法が採られていた。

#### 【 0 0 1 7 】

しかしながら、この従来の製造方法では、必然的に支持体 6 に接続用端子 8 を形成する必要がある。また、この接続用端子 8 の形成位置は、電子部品 7 に形成されたバンプ 1 3 の形成位置と高精度に一致させる必要がある。このため、基板 3 の製造工程が複雑化してしまうという問題点があった。

#### 【 0 0 1 8 】

また、近年の半導体素子の高密度化に伴い、半導体素子 2 に設けられるバンプ 4 の数は増大する傾向にある。よって、バンプ 4 に対応して形成されるバンプ 1 3 の数も増大し、これに伴い接続用端子 8 も支持体 6 上に高密度に形成する必要がある。このため、接続用端子 8 の形成処理にも高い精度が必要となり、よって接続用端子 8 の形成処理が困難になるという問題点がある。

#### 【 0 0 1 9 】

また、従来の基板 3 の製造方法では、図 1 (F) ~ (H) に示されるように、必然的に接続用端子 8 が残存する構成となり、また接続用端子 8 は基板本体 5 の開口部 9 から露出した面と面一な構成となっている。このため、従来では半導体素子 2 と接続用端子 8 との接合性を高めるため、接続用端子 8 上に導電部材 1 2 を設けることが行なわれており、よって製造工程の複雑化するという問題点がある。

#### 【 0 0 2 0 】

更に従来の構成では、図 1 (H) に示すように、半導体素子 2 のバンプ 4 と、電子部品 7 のバンプ 1 3 との間に、接続用端子 8 と導電部材 1 2 との二つの部材が介在する構成となる。このため、半導体素子 2 と電子部品 7 との間におけるインピーダンスが高くなってしまい、半導体装置 1 の電気的特性が劣化してしまうという問題点がある。

#### 【 0 0 2 1 】

本発明は上記の点に鑑みてなされたものであり、製造工程の簡単化を図ると共に半導体装置の特性向上を図り得る基板の製造方法及び半導体装置用基板及び半

導体装置を提供することを目的とする。

【 0 0 2 2 】

【課題を解決するための手段】

上記の課題を解決するために本発明では、次に述べる各手段を講じたことを特徴とするものである。

【 0 0 2 3 】

請求項 1 記載の発明に係る基板の製造方法は、  
支持体に電子部品を仮固定するための仮固定部材を配設する工程と、  
前記電子部品を前記仮固定部材により前記支持体に仮固定する工程と、  
前記電子部品が仮固定された前記支持体上に基板本体を形成する工程と、  
前記支持体の少なくとも前記電子部品の配設位置を除去することにより、前記仮固定部材を露出させる工程と

前記仮固定部材を除去することにより、前記電子部品を外部接続可能な構成とする工程とを有することを特徴とするものである。

【 0 0 2 4 】

上記発明によれば、電子部品を支持体に配設する際、従来のようにはんだ付けにより固定するのではなく、仮固定部材を用いて仮固定する。また、電子部品を支持体に仮固定するのに用いた仮固定部材は、支持体の電子部品の配設位置に開口部を形成した後に除去される。このため、支持体にはんだ付けのための接続端子を設ける必要はなくなり、また接続端子と電子部品の位置決めも不要となるため、基板の製造を容易に行なうことができる。

【 0 0 2 5 】

また、請求項 2 記載の発明は、  
請求項 1 記載の基板の製造方法において、  
前記仮固定部材は、金属材であることを特徴とするものである。

【 0 0 2 6 】

また、請求項 3 記載の発明は、  
請求項 2 記載の基板の製造方法において、  
前記金属材は、低融点金属であることを特徴とするものである。

## 【 0 0 2 7 】

また、請求項 4 記載の発明は、  
請求項 1 記載の基板の製造方法において、  
前記仮固定部材は、前記電子部品を接着可能な構成とされたシート材であること  
を特徴とするものである。

## 【 0 0 2 8 】

また、請求項 5 記載の発明は、  
請求項 4 記載の基板の製造方法において、  
前記シート材は、サーモピールテープ、水溶性シート、及び UV テープから選  
択される一の材質よりなることを特徴とするものである。

## 【 0 0 2 9 】

また、請求項 6 記載の発明は、  
請求項 1 記載の基板の製造方法において、  
前記仮固定部材は、液状接着剤であることを特徴とするものである。

## 【 0 0 3 0 】

上記の請求項 2 乃至請求項 6 記載の発明のように、仮固定部材としては種々の  
材料を用いることが可能であり、電子部品の特性等により適宜仮固定部材を選定  
することが可能である。

## 【 0 0 3 1 】

また、請求項 7 記載の発明は、  
請求項 1 乃至 6 のいずれか 1 項に記載の基板の製造方法により製造されると共  
に、半導体素子が搭載される半導体装置用基板であって、  
前記電子部品に設けられ前記半導体素子に接続される電極が、前記基板本体の  
表面から突出した構成とされていることを特徴とするものである。

## 【 0 0 3 2 】

また、請求項 8 記載の発明に係る半導体装置は、  
請求項 7 記載の半導体装置用基板に、前記突起電極に電氣的に接続するよう半  
導体素子を搭載したことを特徴とするものである。

## 【 0 0 3 3 】

上記の請求項 7 及び請求項 8 記載の発明によれば、電子部品の電極が前記基板本体の表面から突出しているため、この電極に半導体素子を直接接続することが可能となる。よって、電子部品と半導体素子との間のインピーダンスを低減でき、電気的特性を向上させることができる。

#### 【0034】

##### 【発明の実施の形態】

次に、本発明の実施の形態について図面と共に説明する。

#### 【0035】

図 2 は、本発明の第 1 実施例である半導体装置用基板 23A（以下、半導体装置用基板を単に基板という）の製造方法、基板 23A、及び半導体装置 20A を説明するための図である。図 2（A）～（H）は基板 23A の製造方法を示しており、図 2（I）は基板 23A を示している。また、図 2（J）、図 6、及び図 7 は、半導体装置 20A を示している。

#### 【0036】

先ず、図 2（I）、（J）、図 6、図 7 を参照して、本実施例に係る基板 23A 及び半導体装置 20A の構成について説明する。半導体装置 20A は、図 2（J）、図 6 及び図 7 に示すように、大略すると基板 23A と、この基板 23A に形成された開口部 29 内に搭載される半導体素子 22 とにより構成されている。

#### 【0037】

基板 23A は、基板本体 25、支持体 26、及び電子部品 27 等により構成されている。基板本体 25 は、図 6 に拡大して示すように、支持体 26 の片面にビルドアップ法により複数層（図に示す例では 3 層）の絶縁樹脂材 25A～25C を積層すると共に内層配線 46（ビアを含む）を形成した構成とされている。また、基板本体 25 の半導体素子 22 が搭載される面に対する反対側には、内層配線 46 と接続した外部接続を行なうための半田ボール 48 が形成されている。尚、図中符号 47 で示すのは保護膜である。

#### 【0038】

支持体 26 は、基板本体 25 を支持するために設けられている。このために支持体 26 は、基板本体 25 の主材料となる絶縁樹脂材 46 よりも機械的強度の高

い金属（例えば、銅）により形成されている。また、支持体 26 の半導体素子 22 が搭載される素子搭載位置には、開口部 29 が形成されている。

#### 【0039】

電子部品 27 は本実施例ではキャパシタであり、図 7 に拡大して示すように、シリコンコア 30 にキャパシタ素子 50 及び電極としてのバンプ 33 等が形成された構成とされている。具体的には、キャパシタ素子 50 は、シリコンコア 30 の一面（以下、素子形成面 27a という）に形成されている。

#### 【0040】

この電子部品 27 は、基板本体 25 内に一部埋設された状態で組み込まれている。しかしながら、後述するように基板本体 25 には凹部 37 が形成されることにより、バンプ 33 は基板本体 25 から完全に露出している。よって、バンプ 33 は素子形成面 27a から突出した構成となっている。

#### 【0041】

半導体素子 22 は、その回路形成面（図 2（J）中の下面）に予めバンプ 24 が形成されている。このバンプ 24 としては、半田バンプ、金バンプ、或いは他の金属よりなるバンプを用いることができる。

#### 【0042】

そして、半導体素子 22 は、支持体 26 に形成された開口部 29 内に挿入され、バンプ 24 をバンプ 33 と接合することにより基板 23A に固定される。即ち、本実施例に係る半導体装置 20A は、半導体素子 22 を基板 23A にフリップチップ接合した構成とされている。

#### 【0043】

このように、半導体素子 22 を電子部品 27 に接合することにより、電子部品 27 はデカップリングキャパシタとして機能するよう構成されている。よって、この電子部品 27 により半導体素子 22 に供給される電源電圧の安定化を図ることができ、半導体装置 20A の信頼性を高めることができる。

#### 【0044】

また、電子部品 27 が配置してある場所は、半導体素子 22 の真下の位置である。このため、半導体素子 22 とキャパシタ部 32 との間の導電経路の距離は短

く、この部分のインダクタンスLは小さい。よって、半導体素子22の動作周波数が高周波数化してきた場合にも、半導体素子22に供給する電源電圧はこのインダクタンスによる影響を受けないで安定して供給することができる。

#### 【0045】

特に本実施例では、半導体素子22を基板23Aにフリップチップ接合する際、基板本体25に凹部37が形成されていることにより、バンプ33は素子形成面27aから突出した構成となっている。このため、バンプ33に対する半導体素子22の接合性は良好であり、半導体素子22のバンプ24を電子部品27のバンプ33に直接接続することができる。

#### 【0046】

即ち、本実施例に係る基板23A及び半導体装置20Aでは、従来必要とされていた接続用端子8及び導電部材12を不要とすることができる。よって、半導体素子22と電子部品27との間のインピーダンスを低減でき、半導体装置20Aの電気的特性を向上させることができる。

#### 【0047】

尚、電子部品27のシリコンコア30に形成されたキャパシタ素子は、シリコンコア30を貫通して形成された貫通ビアにより素子形成面27aとは反対側の面に引き出されている。また、この貫通ビアは、基板本体25に形成された内層配線となるビアに接続されており、この基板本体25内に形成されたビアを介して外部接続される構成となっている。

#### 【0048】

続いて、上記構成とされた基板23Aの製造方法について説明する。基板23Aを製造するには、図2（A）に示すように支持体26を用意する。この支持体26は、基板本体25よりも機械的強度が強い銅等の金属により形成されている。

#### 【0049】

この支持体26の上面には、図2（B）に示すように、開口パターン35を有した絶縁材34が周知の方法で形成される。この開口パターン35の形成位置は、電子部品27のバンプ33が接合される位置に対応するよう設定されている。

**【0050】**

続いて、メッキ処理を行なうことにより、絶縁材 34 に形成された開口パターン 35 内に仮固定部材となる金属材 36 を形成する。このメッキ処理は、電解メッキ法及び無電解メッキ法のいずれをも用いることが可能である。また、金属材 36 の具体的な材料としてはろう材等の低融点材料であることが望ましく、具体的には錫 (Sn) を用いることができる。

**【0051】**

支持体 26 上に金属材 36 が所定の形状でメッキ形成されると、図 2 (D) に示すように、絶縁材 34 が除去される。これにより、支持体 26 の電子部品 27 のバンプ 33 が接合される位置には、金属材 36 が配設された状態となる。

**【0052】**

続いて、金属材 36 が形成された支持体 26 に、図 2 (E) に示すように、電子部品 27 が搭載される。具体的には、加熱処理を行なうことにより金属材 36 を溶融或いは軟化させ、電子部品 27 を支持体 26 に向け押圧する。これにより、バンプ 33 は、金属材 36 を押しのけて支持体 26 の表面 26a に当接する。

**【0053】**

この状態で冷却処理を行なうと、金属材 36 は再び硬化しバンプ 33 を保持した状態となる。これにより、電子部品 27 は金属材 36 により支持体 26 に仮固定された状態となる。この際、電子部品 27 に形成されたバンプ 33 は表面 26a と当接した状態となっているため、電子部品 27 の支持体 26 に対する平行度は保たれている。

**【0054】**

上記したように電子部品 27 が支持体 26 に仮固定されると、続いて支持体 26 上に基板本体 25 の形成処理が実施される。この基板本体 25 の形成処理は、電子部品 27 が配設された支持体 26 をコア基板とし、この支持体 26 の片面にビルドアップ法によりビアや絶縁樹脂材を積層することにより行なわれる。

**【0055】**

この際、電子部品 27 は支持体 26 に固定されているため、基板本体 25 の形成処理を確実に行なうことができる。また、電子部品 27 は支持体 26 に対して

精度良く仮固定されているため、基板本体 25 内に形成されるビアと電子部品 27 に形成されている貫通ビア（共に図示せず）との電氣的接続を確実に行なうことができる。

#### 【0056】

上記のように支持体 26 上に基板本体 25 が形成されると、続いて支持体 26 の開口形成位置を除きレジストが形成され、このレジストをマスクとして支持体 26 のエッチング処理が実施される。これにより、図 2（G）に示されるように、支持体 26 には開口部 29 が形成される。この状態では、開口部 29 内には、金属材 36 及びバンプ 33 が面一の状態で露出した構成となっている。

#### 【0057】

続いて、図 2（H）に示すように、金属材 36 を除去するためのエッチング処理を実施する。このエッチング液としては、錫（Sn）のみを溶解するものが選定されている。このため、本エッチング処理により、金属材 36 のみが除去され、バンプ 33 及びシリコンコア 10 が影響を受けるようなことはない。

#### 【0058】

上記した一連の処理を行なうことにより基板 23A が製造され、半導体素子 22 が搭載（接続）可能な構成となる。図 2（I）は、基板 23A が完成した状態を示している。同図に示すように、金属材 36 が除去されることにより、基板本体 25 内には凹部 37 が形成される。また、凹部 37 が形成されることにより、電子部品 27 のバンプ 33 は素子形成面 27a から突出した状態となる。従って、前記したように、半導体素子 22 を基板 23A に搭載する際、接合性及び信頼性の向上を図ることができる。

#### 【0059】

また、本実施例では上記したように、電子部品 27 を支持体 26 に配設する際、従来のように支持体 6 に接続用端子 8 を形成すると共にこの接続用端子 8 に電子部品 7 をはんだ付けにより固定（図 1 参照）するのではなく、仮固定部材となる金属材 36 を用いて仮固定する方法を用いている。

#### 【0060】

このため、本実施例に係る製造方法では、接続用端子 8 を形成する工程が不要



となるため、基板 23A の製造工程を容易化することができる。また、従来必要とされた接続用端子 8 と bumps 13 との位置決め処理も不要となり、これによっても製造工程を容易化することができる。更に、本実施例では、bump 33 を直接支持体 26 に当接させて仮固定するため、半導体素子 22 の高密度化（即ち、bump 33 の高密度化）にも容易に対応することができる。

#### 【0061】

尚、上記した実施例では、仮固定部材となる金属材として錫（Sn）を用いた例を示したが、金属材は錫に限定されるものではなく、種々の金属を用いることが可能である。この際、仮固定処理を容易に行なうためには、金属材としてろう材等の低融点金属を選定することが望ましい。また、金属材を除去する工程において、bump 33 及び電子部品 27 に影響を及ぼすことなく、また残渣を残すことなく容易に除去し得る金属材であることが望ましい。

#### 【0062】

次に、本発明の第 2 実施例について説明する。

図 3 は、本発明の第 2 実施例である基板 23B の製造方法、基板 23B、及び半導体装置 20B を説明するための図である。図 3（A）～（G）は基板 23B の製造方法を示しており、図 3（H）は基板 23B を示しており、図 3（I）は半導体装置 20B を示している。

#### 【0063】

尚、第 2 実施例の説明に用いる図 3、及び後述する第 3 実施例以降の説明に用いる図 4、図 5 において、第 1 実施例の説明に用いた図 2 に示した構成と同一構成については同一符号を付してその説明を省略する。

#### 【0064】

前記した第 1 実施例では、電子部品 27 を支持体 26 に仮固定する仮固定部材として金属材 36（錫）を用いたのに対し、本実施例では仮固定部材としてシート材を用いたことを特徴としている。具体的には、本実施例ではシート材として水溶性シート 40 を用いている。以下、第 2 実施例に係る基板 23B の製造方法について説明する。

#### 【0065】

本実施例では、図3（A）に示すように支持体26を用意した後、図3（B）に示すように、ザグリ加工やエッチングによりキャビティ38（窪み）を形成する。このキャビティ38の形成位置は、電子部品27の bumps 33が接合される位置に対応するよう設定されている。

#### 【0066】

このキャビティ38内には、図3（C）に示すように、水溶性シート40が配設される。水溶性シート40としては、例えば日東電工株式会社製のN o 509 A若しくはPVA（ポリビニルアルコール）を用いることができる。この各水溶性シートは接着性を有すると共に、水の中に浸漬することにより溶解する特性を有している。水溶性シート40は接着性を有しているため、キャビティ38に配設された状態で支持体26（キャビティ38内）に接着された状態となる。

#### 【0067】

上記のように支持体26に水溶性シート40が配設されると、続いて図3（D）に示すように、支持体26に電子部品27が搭載される。これにより、電子部品27の bumps 33は、水溶性シート40に当接する。前記したように、水溶性シート40は接着性を有している。よって、bumps 33が水溶性シート40に当接することにより、電子部品27は水溶性シート40を介して支持体26に仮固定される。

#### 【0068】

上記したように電子部品27が支持体26に仮固定されると、続いて第1実施例と同様に支持体26上に基板本体25が形成される（図3（E））と共に、支持体26に開口部29が形成される（図3（F））。この状態では、開口部29内には、水溶性シート40が露出した構成となっており、また bumps 33は水溶性シート40に覆われた状態となっている。

#### 【0069】

続いて、水溶性シート40が開口部29から露出した支持体26を水中に浸漬し、これにより水溶性シート40を除去する処理を実施する。上記した一連の処理を行なうことにより基板23Bが製造され、半導体素子22が搭載（接続）可能な状態となる。図3（G）は、基板23Bが完成した状態を示している。

**【0070】**

水溶性シート40の除去処理では、水溶性シート40を水中に浸漬するのみでよい、容易に除去処理を行なうことが出来る。また、水溶性シート40の溶剤が水であるため、基板本体25、電子部品27、及びバンプ33に悪影響を及ぼすようなこともない。更に、電子部品27を水溶性シート40に仮固定する際、及び水溶性シート40を溶解する際に加熱する必要がないため、電子部品27にダメージを与えることを防止できる。

**【0071】**

図3（G）に示すように、水溶性シート40が除去されることにより、バンプ33は露出した状態となる。この際、バンプ33の先端部分は基板本体25の露出面41aと面一となっている。このため、半導体素子22を搭載する際、半導体素子22のバンプ24と電子部品27のバンプ33との接合性を良好とするため、図3（H）に示すように、バンプ33に導電部材32（例えば、半田）を形成する。そして、この導電部材32を介して半導体素子22を基板23Bに搭載する。

**【0072】**

上記した本実施例に係る製造方法においても、従来必要とされた接続用端子8が不要となるため、基板23Bの製造工程の容易化を図ることができ、また半導体素子22の高密度化（即ち、バンプ33の高密度化）にも容易に対応することができる。

**【0073】**

次に、本発明の第3実施例について説明する。

図4は、本発明の第3実施例である基板23Cの製造方法、基板23C、及び半導体装置20Cを説明するための図である。図4（A）～（G）は基板23Cの製造方法を示しており、図4（H）は基板23Cを示しており、図4（I）は半導体装置20Cを示している。

**【0074】**

本実施例に係る製造方法は、第2実施例と同様に仮固定部材としてシート材を用いている。しかしながら、第2実施例では支持体26にキャビティ38を形成

し、このキャビティ 38 内にシート材である水溶性シート 40 を配設したのに対し、本実施例ではキャビティ 38 を形成することなく、支持体 26 上にシート材を配設したことを特徴としている。以下、第 3 実施例に係る基板 23C の製造方法について説明する。

#### 【0075】

本実施例では、図 4 (A) に示すように支持体 26 を用意した後、図 4 (B) に示すように、支持体 26 の上面に直接シート材 42 を配設する。本実施例では、仮固定部材となるシート材としてサーモピールテープ 42 を用いている。

#### 【0076】

このサーモピールテープ 42 は、常温では接着性を有しているが、加熱処理（例えば、170℃）されることにより、接着性が低下する特性を有したシート材（テープ材）である。サーモピールテープ 42 としては、例えば日東電工株式会社製のリバアルファ（商品名）を用いることができる。前記のように常温においてサーモピールテープ 42 は接着性を有しているため、支持体 26 上に配設された状態でサーモピールテープ 42 は支持体 26 に接着された状態となる。

#### 【0077】

上記のように支持体 26 にサーモピールテープ 42 が配設されると、続いて図 4 (C), (D) に示すように、支持体 26 に電子部品 27 が搭載される。これにより、電子部品 27 の bumps 33 は、サーモピールテープ 42 に当接する。前記したように、サーモピールテープ 42 は接着性を有している。よって、bumps 33 がサーモピールテープ 42 に当接することにより、電子部品 27 はサーモピールテープ 42 を介して支持体 26 に仮固定される。

#### 【0078】

上記したように電子部品 27 が支持体 26 に仮固定されると、続いて上記の各実施例と同様に支持体 26 上に基板本体 25 が形成される（図 4 (E)）と共に、支持体 26 に開口部 29 が形成される（図 4 (F)）。この状態では、開口部 29 内には、サーモピールテープ 42 が露出した構成となっており、また bumps 33 はサーモピールテープ 42 に覆われた状態となっている。

#### 【0079】

続いて、170℃程度に加熱処理を行ない、サーモピールテープ42の有する接着力を低下させると共に、このサーモピールテープ42を基板本体25から剥離する。加熱処理によりサーモピールテープ42の接着力は低下しているため、サーモピールテープ42の剥離処理は容易に行なうことができる。上記した一連の処理を行なうことにより基板23Cが製造され、半導体素子22が搭載（接続）可能な状態となる。図4（G）は、基板23Cが完成した状態を示している。

#### 【0080】

図4（G）に示すように、サーモピールテープ42が剥離されることにより、基板本体25には段差部44が形成され、またバンプ33は基板本体25の露出面41bに露出した状態となる。この際、バンプ33の先端部分は基板本体25の露出面41bと面一となっている。このため、本実施例においても図4（H）に示すように、バンプ33に導電部材32（例えば、半田）を形成し、この導電部材32を介して半導体素子22を基板23Cに搭載することとしている。

#### 【0081】

上記した本実施例に係る製造方法においても、従来必要とされた接続用端子8が不要となるため、基板23Cの製造工程の容易化を図ることができ、また半導体素子22の高密度化（即ち、バンプ33の高密度化）にも容易に対応することができる。

#### 【0082】

尚、上記した第2及び第3実施例では、シート材として水溶性シート及びサーモピールテープを適用した例について説明したが、シート材はこれに限定されるものではなく、紫外線照射により接着力の低下するUVテープ等の他のシート材を用いることも可能である。また、シート材を除去する方法も、水に浸漬したり加熱したりする方法に限定されるものではなく、レーザ加工による除去、ドライエッチングによる除去等の他の除去方法を用いることも可能である。

#### 【0083】

次に、本発明の第4実施例について説明する。

図5は、本発明の第4実施例である基板23Dの製造方法、基板23D、及び半導体装置20Dを説明するための図である。図5（A）～（G）は基板23D

の製造方法を示しており、図5（H）は基板23Dを示しており、図5（I）は半導体装置20Dを示している。

#### 【0084】

本実施例に係る製造方法は、仮固定部材として液状接着剤を用いたことを特徴としている。本実施例では、仮固定部材となる液状接着剤としてスプレーのり43を用いている。以下、第4実施例に係る基板23Dの製造方法について説明する。

#### 【0085】

本実施例では、図5（A）に示すように支持体26を用意した後、図5（B）に示すように、支持体26の上面にマスク45を形成する。そして、このマスク45に形成された開口パターン46内にスプレーのり43を配設する。この際のスプレーのり43の配設量は、図5（D）に示す電子部品27の搭載時にバンプ33を確実に埋め込むことができ、かつマスク45から溢れない量とすることが望ましい。

#### 【0086】

スプレーのり43は、例えばアクリルゴムを主成分とする液状接着剤であり、スプレー装置を用いてマスク45に向けスプレーすることにより、開口パターン46内に装填される。このように、スプレーにより仮固定部材となるスプレーのり43を支持体26に配設することにより、開口パターン46の配設位置及び形状を適宜設定しておくことにより、支持体26の任意位置にスプレーのり43を配設することが可能となる。

#### 【0087】

上記のように支持体26にスプレーのり43が配設されると、マスク45を除去した後、図4（C）、（D）に示すように支持体26に電子部品27を搭載する。これにより、電子部品27のバンプ33は、スプレーのり43内に進入して支持体26の表面26aに当接する。

#### 【0088】

スプレーのり43は接着性を有しているため、バンプ33がスプレーのり43内に進入することにより、またスプレーのり43が電子部品27の素子形成面2

7aと接触することにより、電子部品27はスプレーのり43を介して支持体26に仮固定される。

#### 【0089】

上記したように電子部品27が支持体26に仮固定されると、続いて上記の各実施例と同様に支持体26上に基板本体25が形成される(図5(E))と共に、支持体26に開口部29が形成される(図5(F))。この状態では、開口部29内には、スプレーのり43及びバンプ33の先端部分が露出した構成となっている。

#### 【0090】

続いて、この支持体26をエタノール、アセトン等の溶剤内に浸漬すると共に超音波洗浄を実施する。これにより、スプレーのり43は洗浄され基板本体25及び電子部品27から除去される。上記した一連の処理を行なうことにより、基板23Dが製造される。図5(G)は、基板23Dが完成した状態を示している。

#### 【0091】

図5(G)に示すように、スプレーのり43が除去されることにより、基板本体25には段差部44が形成され、またバンプ33は基板本体25の素子形成面27aから突出した状態となる。従って、半導体素子22を基板23Aに搭載する際、バンプ24とバンプ33を直接接合することができるため、接合性及び信頼性の向上を図ることができる。

#### 【0092】

上記した本実施例に係る製造方法においても、従来必要とされた接続用端子8が不要となるため、基板23Dの製造工程の容易化を図ることができ、また半導体素子22の高密度化(即ち、バンプ33の高密度化)にも容易に対応することができる。

#### 【0093】

尚、上記した基板の製造方法に係る各実施例においては、半導体素子22を搭載する半導体装置用基板23A～23Dの製造方法を例に挙げて説明したが、本発明に係る製造方法の適用は半導体装置用基板に限定されるものではなく、半導

体素子 2 2 を搭載しない基板の製造にも適用できるものである。

【0 0 9 4】

また、上記した実施例では、電子部品 2 7 の電極をバンプとした例を示したが、バンプの代わりにパットとした場合も、本発明を適用することができる。

【0 0 9 5】

更に、上記した実施例では、支持体 2 6 に開口部 2 9 を形成することにより、この開口部 2 9 の形成位置以外の支持体 2 6 を残す構成としたが、この支持体 2 6 を完全に除去することも可能である。

【0 0 9 6】

【発明の効果】

上述の如く本発明によれば、次に述べる種々の効果を実現することができる。

【0 0 9 7】

請求項 1 乃至請求項 6 記載の発明によれば、電子部品を支持体に配設する際、従来のようにはんだ付けにより固定するのではなく、仮固定部材を用いて仮固定する。また、電子部品を支持体に仮固定するのに用いた仮固定部材は、支持体の電子部品の配設位置に開口部を形成した後に除去される。このため、支持体にはんだ付けのための接続端子を設ける必要はなくなり、また接続端子と電子部品の位置決めも不要となるため、基板の製造を容易に行なうことができる。

【0 0 9 8】

また、請求項 7 及び請求項 8 記載の発明によれば、電子部品の電極が前記基板本体の表面から突出しているため、この電極に半導体素子を直接接続することが可能となる。よって、電子部品と半導体素子との間のインピーダンスを低減でき、電気的特性を向上させることができる。

【図面の簡単な説明】

【図 1】

従来の一例である基板の製造方法及び半導体装置用基板及び半導体装置を説明するための図である。

【図 2】

本発明の第 1 実施例である基板の製造方法及び半導体装置用基板及び半導体装



置を説明するための図である。

【図 3】

本発明の第 2 実施例である基板の製造方法及び半導体装置用基板及び半導体装置を説明するための図である。

【図 4】

本発明の第 3 実施例である基板の製造方法及び半導体装置用基板及び半導体装置を説明するための図である。

【図 5】

本発明の第 4 実施例である基板の製造方法及び半導体装置用基板及び半導体装置を説明するための図である。

【図 6】

本発明の第 1 実施例である半導体装置を拡大して示す図である。

【図 7】

本発明の第 1 実施例である半導体装置に組み込まれる電子部品を拡大して示す図である。

【符号の説明】

2 0 A ~ 2 0 D 半導体装置

2 2 半導体素子

2 3 A ~ 2 3 D 基板

2 4 バンプ

2 5 基板本体

2 6 支持体

2 7 電子部品

2 9 開口部

3 0 シリコンコア

3 2 導電部材

3 3 バンプ

3 6 金属材

4 0 水溶性シート

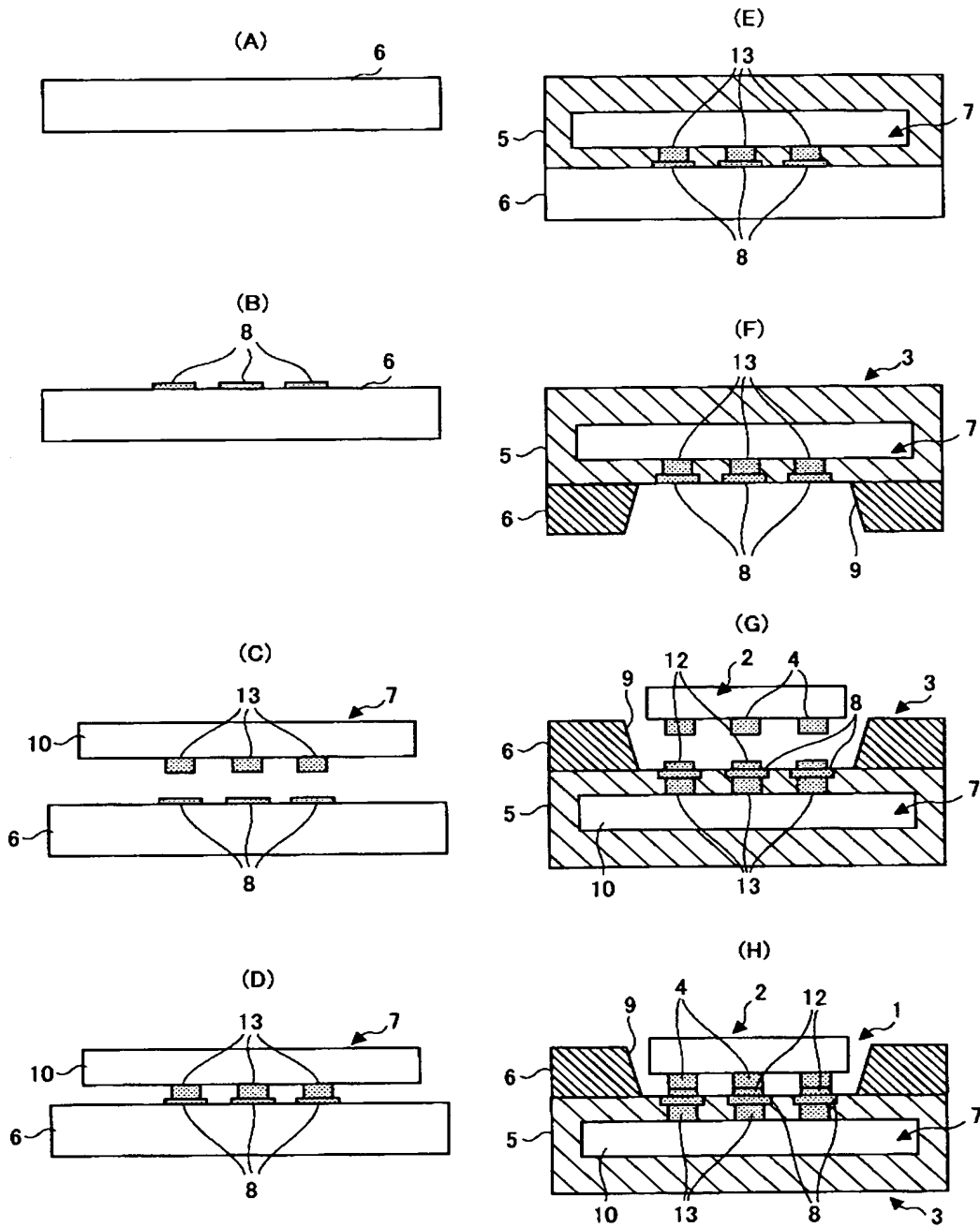
4 2 サーモピールテープ

4 3 スプレーのり

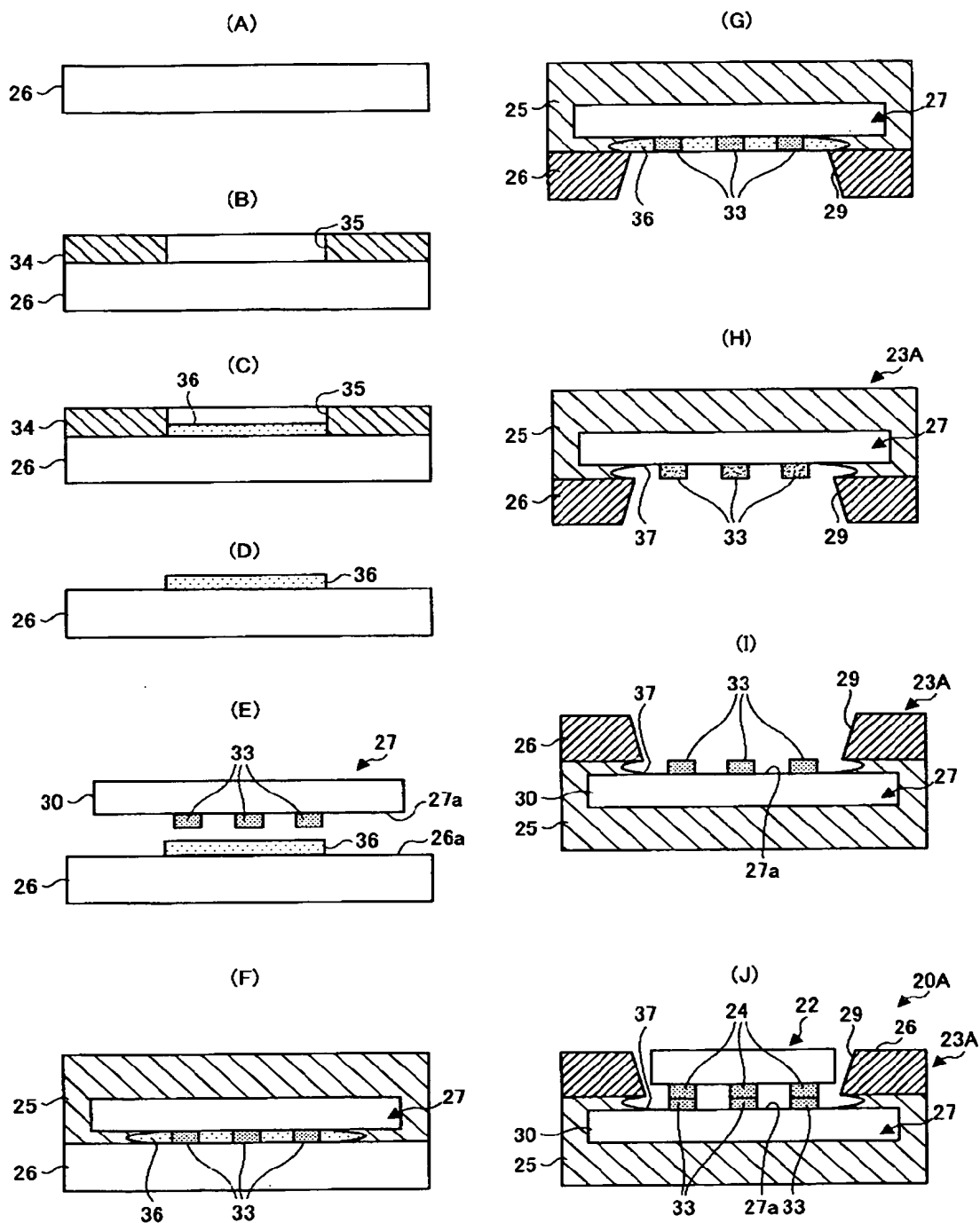
【書類名】

図面

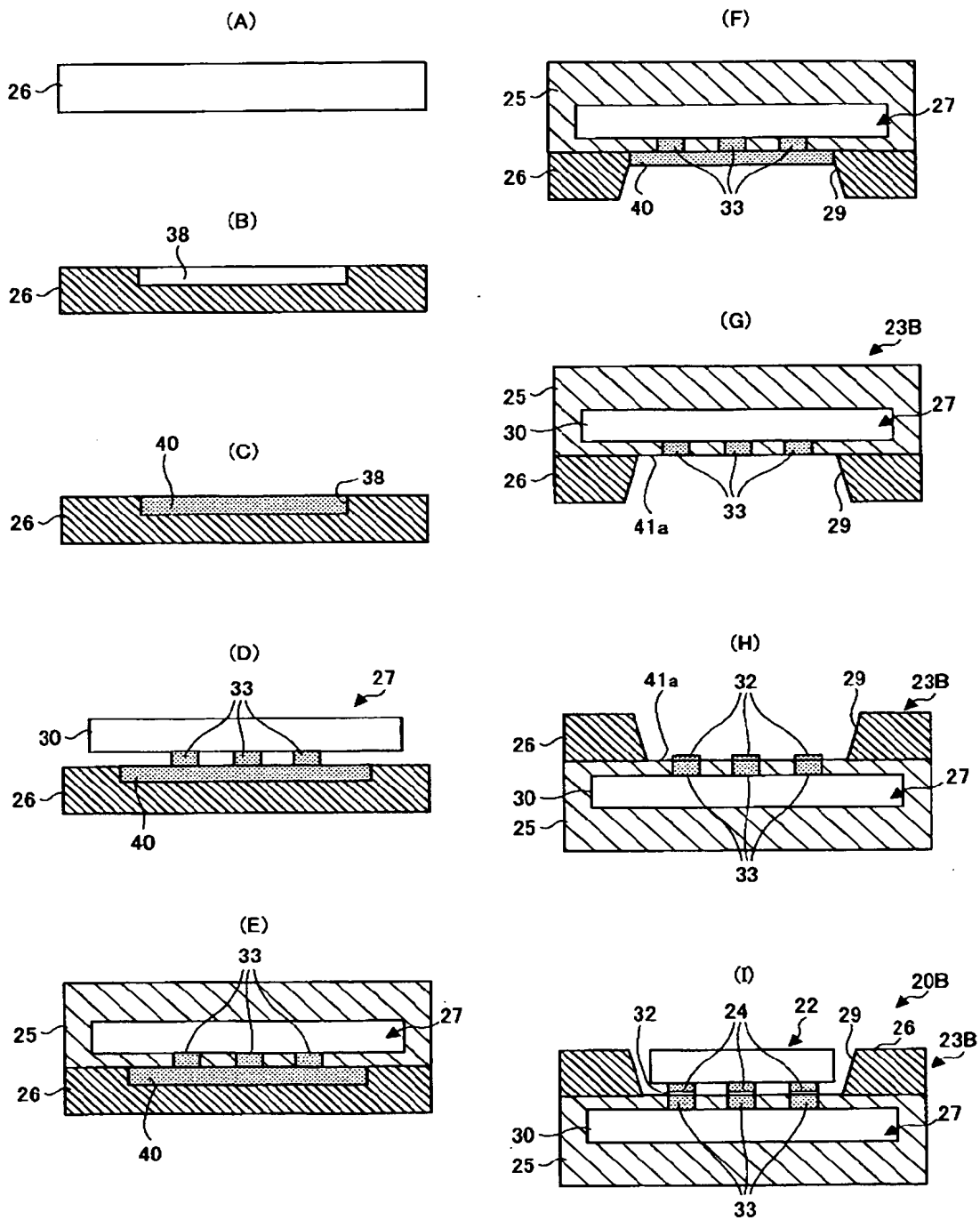
【図 1】



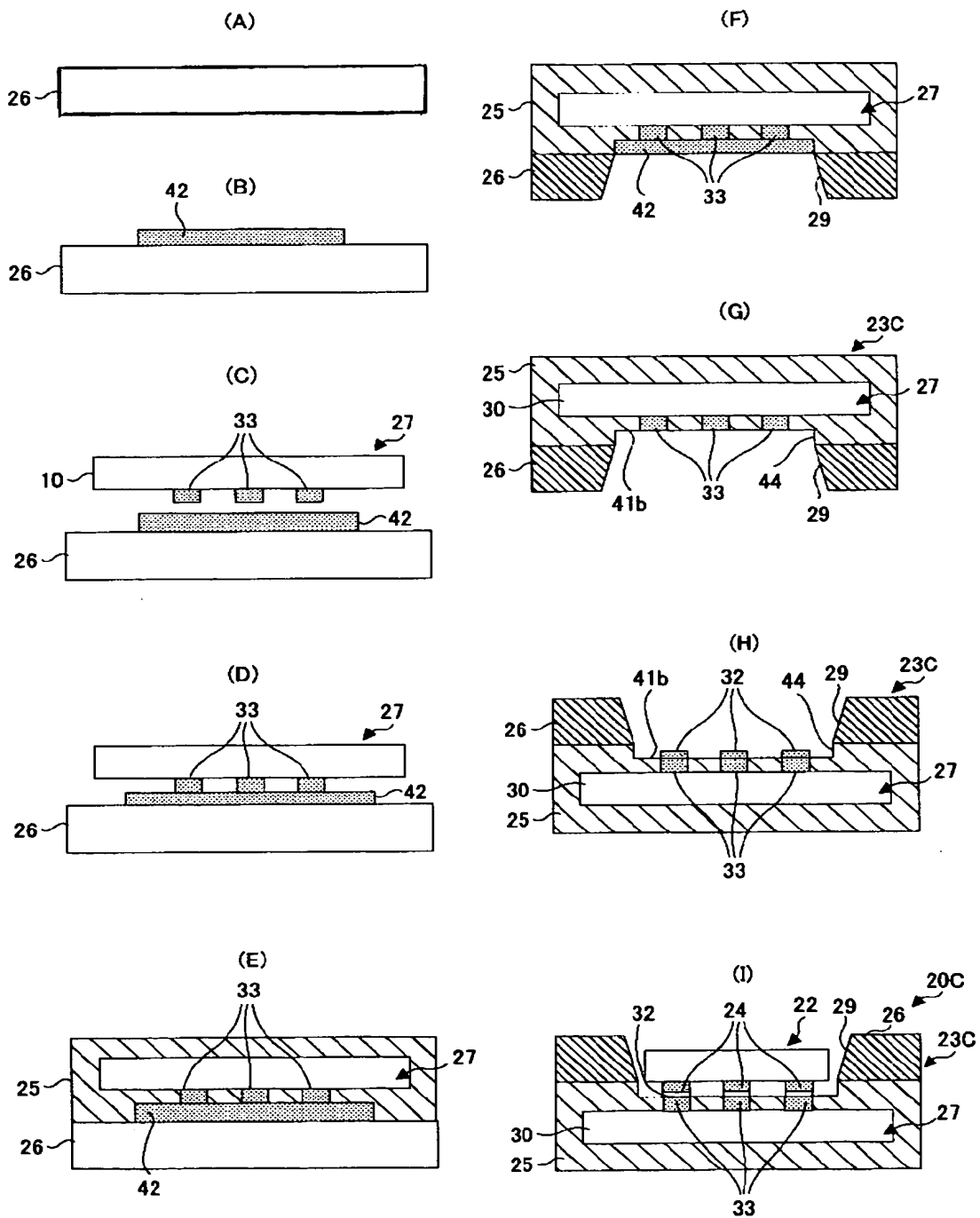
【図 2】



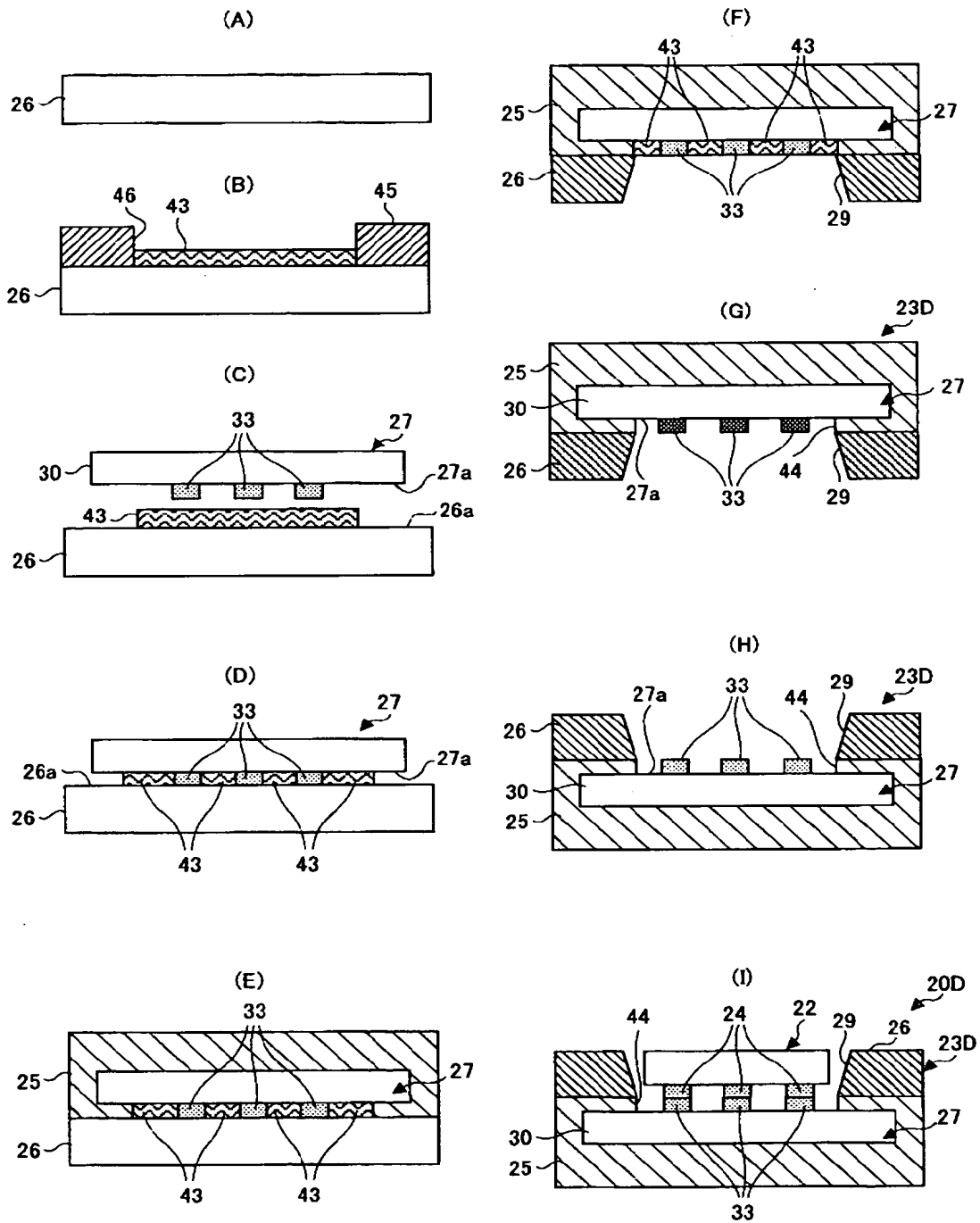
【図 3】



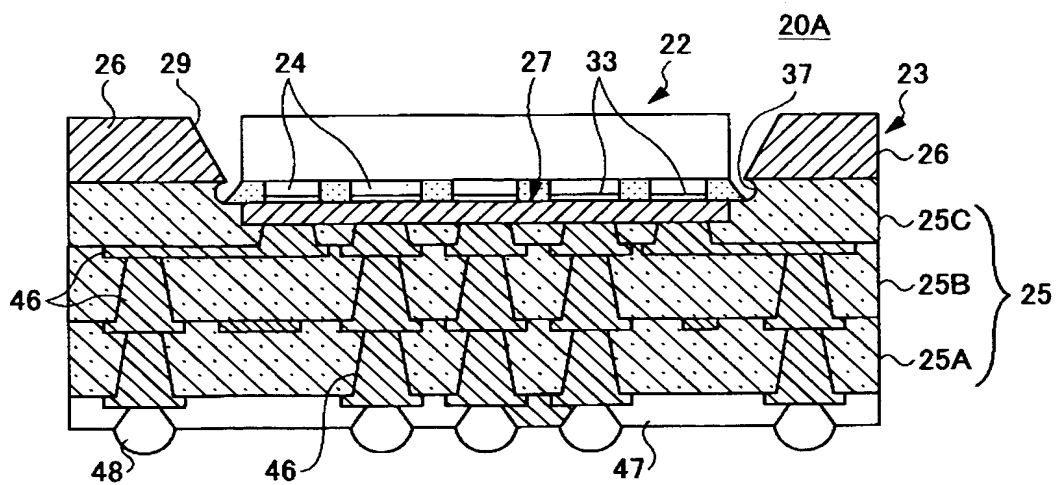
【図 4】



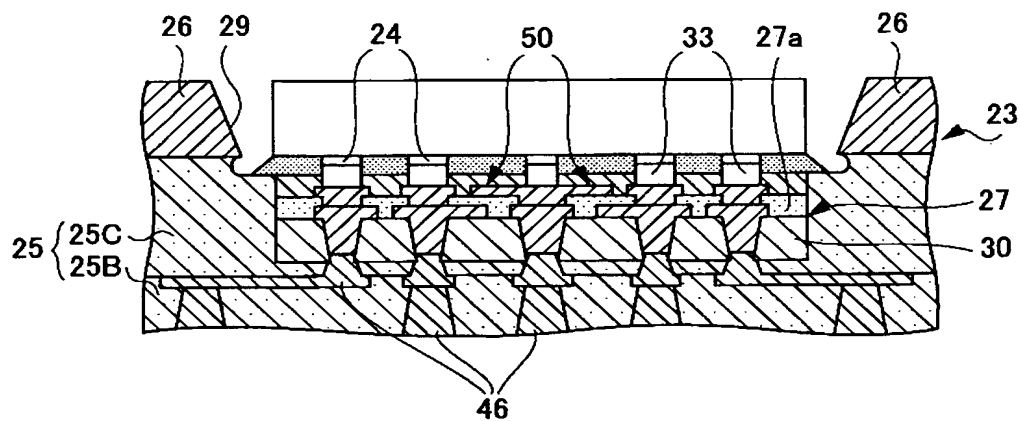
【図 5】



【図 6】



【図 7】





【書類名】 要約書

【要約】

【課題】 本発明は基板本体を支持すると共に半導体素子の搭載位置に開口部が設けられた支持体とを有する基板の製造方法及び半導体装置用基板及び半導体装置に関し、製造工程の簡単化を図ると共に半導体装置の特性向上を図ることを課題とする。

【解決手段】 基板 2 3 A を製造するに際し、支持体 2 6 に電子部品 2 7 を仮固定するためのサーモピールテープ 4 2 を配設する工程と、電子部品 2 7 をサーモピールテープ 4 2 により支持体 2 6 に仮固定する工程と、電子部品 2 7 が仮固定された支持体 2 6 上に基板本体 2 5 を形成する工程と、支持体 2 6 に開口部 2 9 を形成することにより電子部品 2 7 を露出させる工程と、サーモピールテープ 4 2 を除去することにより電子部品 2 7 を外部接続可能な構成とする工程とを設ける。

【選択図】 図 4

特願 2 0 0 3 - 1 0 4 0 7 0

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 1 9 0 6 8 8 ]

- |          |                         |
|----------|-------------------------|
| 1. 変更年月日 | 1 9 9 0 年 8 月 2 0 日     |
| [変更理由]   | 新規登録                    |
| 住 所      | 長野県長野市大字栗田字舎利田 7 1 1 番地 |
| 氏 名      | 新光電気工業株式会社              |
|          |                         |
| 2. 変更年月日 | 2 0 0 3 年 1 0 月 1 日     |
| [変更理由]   | 住所変更                    |
| 住 所      | 長野県長野市小島田町 8 0 番地       |
| 氏 名      | 新光電気工業株式会社              |